

전자회로 (9급)

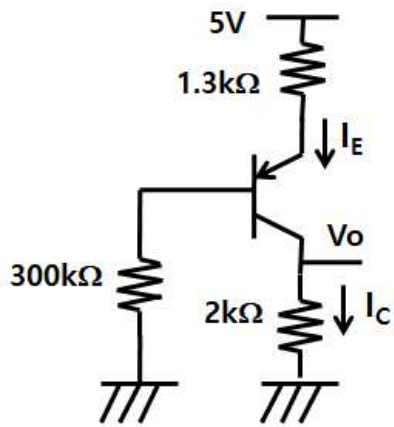
(과목코드 : 093)

2026년 군무원 채용시험

응시번호 :

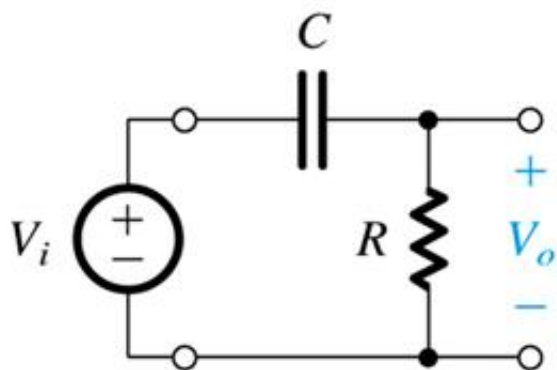
성명 :

1. 다음 회로에서 전류 I_C 와 전압 V_o 로 가장 적절한 것은? (단, BJT 전류이득은 $\beta = 100$ 이며, $I_C = I_E$ 로 근사하고 Early 효과는 무시한다)



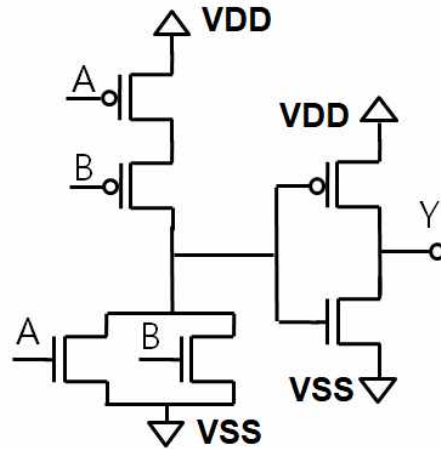
- ① $I_C = 1 [mA], V_o = 2 [V]$
- ② $I_C = 3.3 [mA], V_o = 6.6 [V]$
- ③ $I_C = 0.5 [mA], V_o = 1 [V]$
- ④ $I_C = 1.5 [mA], V_o = 3 [V]$

2. 다음 회로의 C와 R이 이상적이라 할 때, 해당 회로의 특성으로 가장 적절한 것은?



- ① Band Pass Filter
- ② Band Stop Filter
- ③ High Pass Filter
- ④ Low Pass Filter

3. 다음 그림과 같이 CMOS로 구성된 논리회로에서 출력 Y의 논리식으로 가장 적절한 것은?



- ① AB
- ② $(A+B)(\overline{AB})$
- ③ $(\overline{A+B})$
- ④ $A+B$

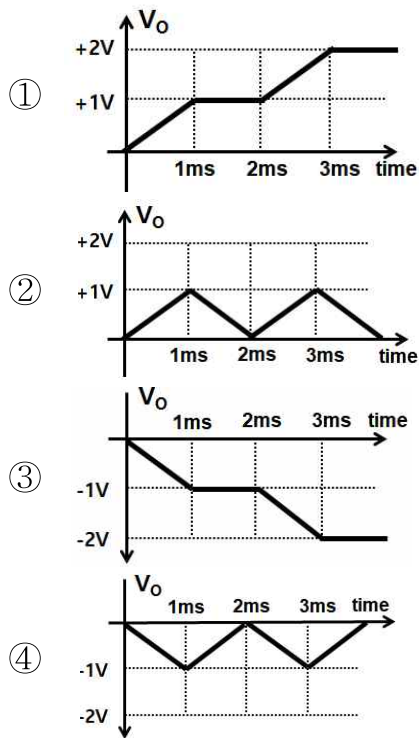
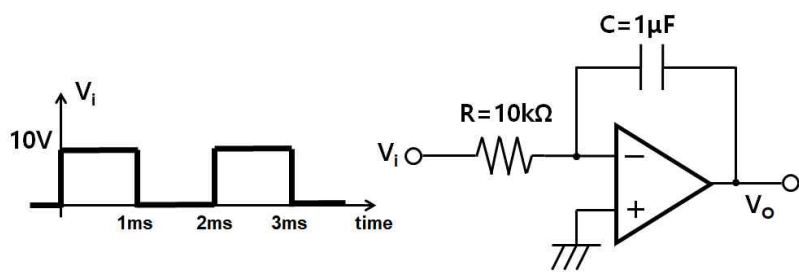
4. 이상적인 공통에미터 증폭기의 전압이득이 20 [dB]이다. 컬렉터 DC 바이어스 전압이 5 [V]일 때 왜곡 없이 입력 가능한 최대 입력 전압으로 가장 적절한 것은?

- ① 0.5 [V]
- ② 0.25 [V]
- ③ 0.1 [V]
- ④ 0.05 [V]

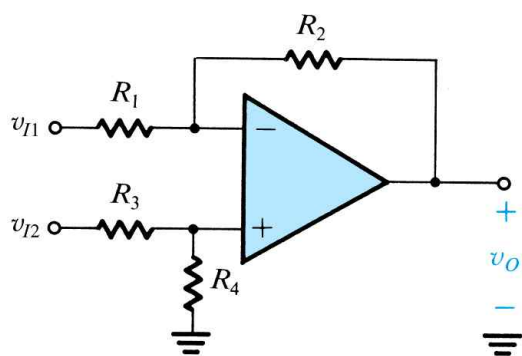
5. 이상적인 다이오드가 순방향 바이어스 상태일 때의 설명으로 가장 적절한 것은?

- ① 개방 회로로 동작하여 전압 인가 시 출력 전압이 입력 전압과 동일하다.
- ② 단락 회로로 동작하여 전압 강하가 0 [V]이다.
- ③ 항복 현상이 발생하여 소자가 파괴된다.
- ④ 저항이 매우 커져서 전류가 거의 흐르지 않는다.

6. 다음 적분기 회로에서 입력 구형파에 따른 출력파형이 가장 적절한 것은? (단, 출력의 초기전압은 0[V]이다)

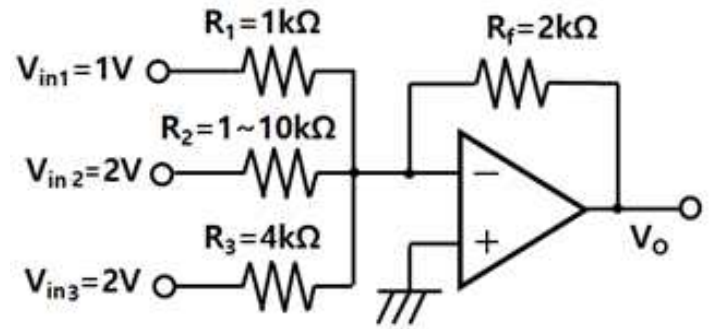


7. 다음 증폭기 회로의 출력 전압 v_o 로 가장 적절한 것은? (단, 연산증폭기는 이상적이고 $\frac{R_2}{R_1} = \frac{R_4}{R_3}$ 이다)



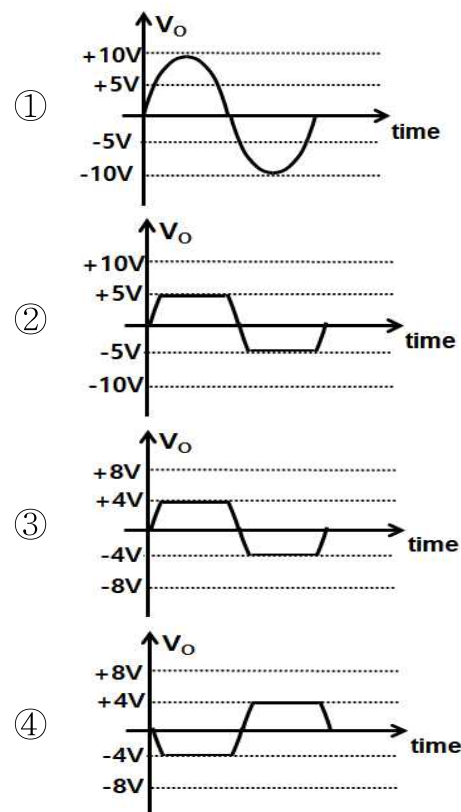
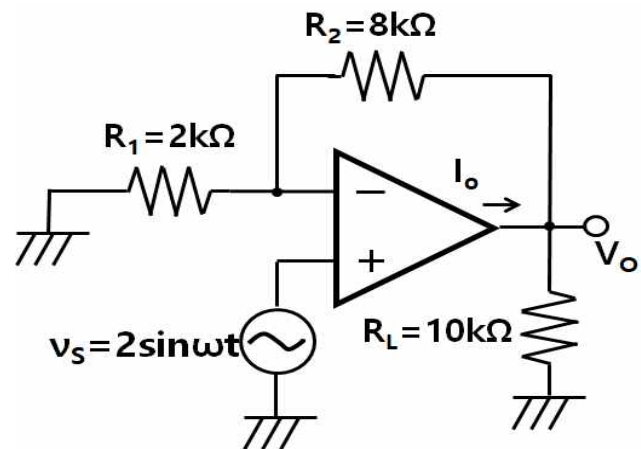
- ① $v_o = -\frac{R_2}{R_1}(v_{I2} - v_{I1})$
- ② $v_o = \frac{R_2}{R_1}(v_{I2} + v_{I1})$
- ③ $v_o = \frac{R_2}{R_1}(v_{I2} - v_{I1})$
- ④ $v_o = -\frac{R_1}{R_2}(v_{I2} - v_{I1})$

8. 다음 연산증폭기를 이용한 가산기 회로에서 저항 R_2 가 1[kΩ]~10[kΩ]까지 변할 때, 출력전압 V_o 의 범위로 가장 적절한 것은? (단, 연산증폭기는 이상적이다)



- ① -7[V] ~ -3.4[V]
- ② +12[V] ~ +8.4[V]
- ③ -12[V] ~ -8.4[V]
- ④ -7[V] ~ -3.8[V]

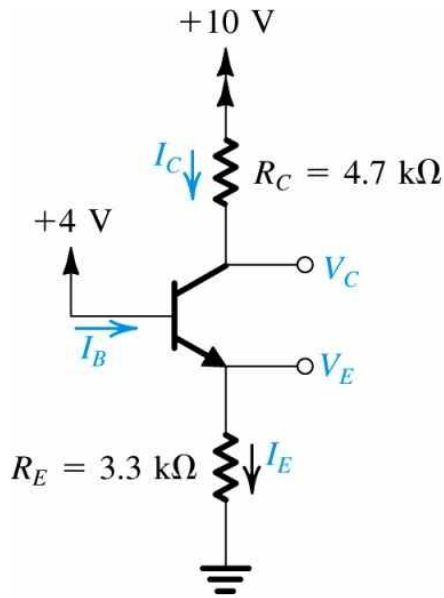
9. 다음 연산증폭기에서 연산증폭기의 최대출력 전류 I_o 는 $-1[mA] \leq I_o \leq +1[mA]$ 의 범위에서 동작 가능하다. 출력 파형으로 가장 적절한 것은?



10. 연산증폭기(Op-amp)에 대한 설명 중 가장 적절하지 않은 것은?

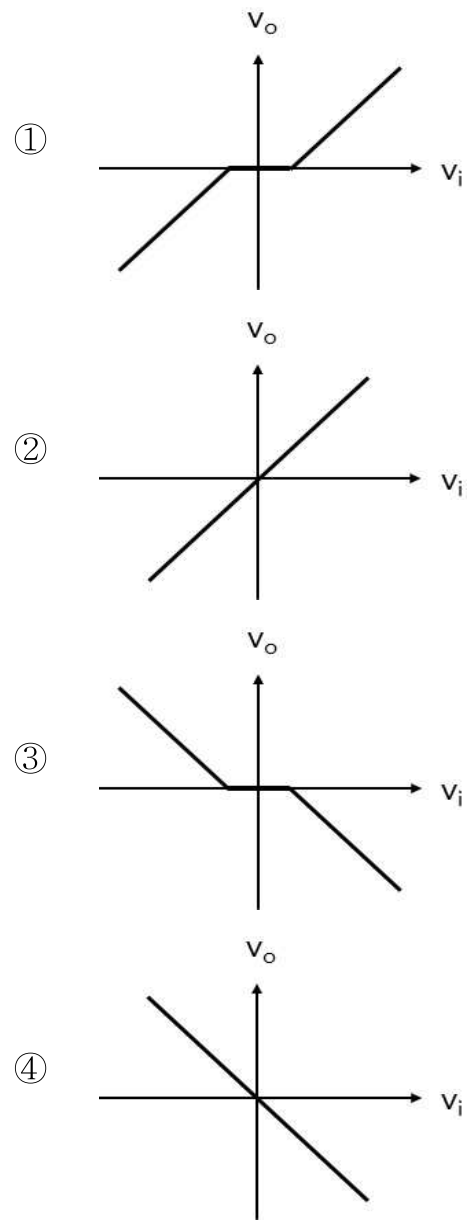
- ① 이상적인 연산증폭기는 이득이 무한대이고 입력 임피던스가 무한대이다.
- ② 이상적인 연산증폭기는 출력 임피던스가 0에 가깝다.
- ③ 비이상적인 연산증폭기의 경우 입력단에 누설전류가 존재할 수 있으며 미스매치 등에 의한 오프셋 전압이 존재한다.
- ④ 실제 연산증폭기가 $A(s) = \frac{A_0}{1+s/\omega_b}$ 와 같은 주파수 특성을 가질 때, 이를 이용한 반전, 비반전 증폭기는 이득이 높을수록 3[dB] 동작주파수도 높아진다.

11. 주어진 BJT 회로에서 공통 에미터 전류 이득 (β)이 100이고 V_{BE} 가 0.7 [V]일 때, 에미터 전류 I_E 와 컬렉터 전압 V_C 으로 가장 적절한 것은? (단, Early 효과는 무시한다)

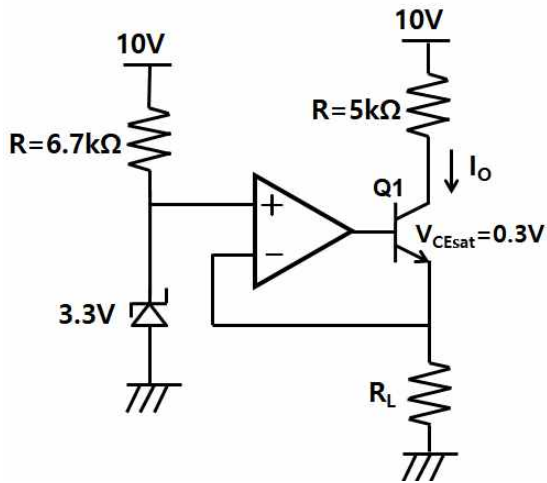


- ① $I_E = 1 [mA]$, $V_C = 5.3 [V]$
- ② $I_E = 1 [mA]$, $V_C = 4.7 [V]$
- ③ $I_E = 0.5 [mA]$, $V_C = 5.3 [V]$
- ④ $I_E = 0.5 [mA]$, $V_C = 4.7 [V]$

12. NPN 및 PNP 타입의 트랜지스터 상보형 구조로 구성된 B급 푸시풀 전력 증폭기가 이상적이지 않을 때, 입출력 전달 특성 곡선으로 가장 적절한 것은?



13. 다음 회로에서 Zener 다이오드의 전압 $V_Z = 3.3 [V]$ 이고, BJT Q_1 의 컬렉터에미터 포화전압 V_{CEsat} 은 $0.3 [V]$ 이다. 그리고 활성영역에서 β 는 무한대로 가정하고 R_L 저항은 바꿀 수 있을 때 가장 적절하지 않은 것은?

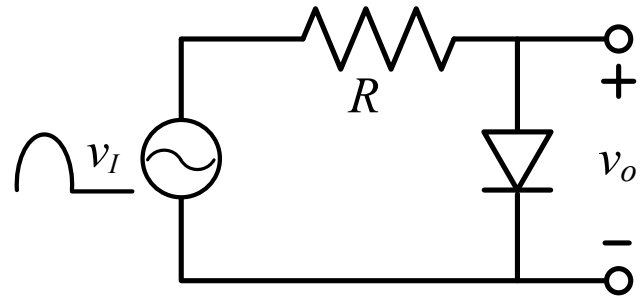


- ① $R_L = 3.3 [k\Omega]$ 일 때, 출력전류 I_O 는 거의 $1 [mA]$ 이다.
- ② $R_L = 3.3 [k\Omega]$ 일 때, BJT Q_1 은 활성영역(Active Mode)에서 동작한다.
- ③ $R_L = 4 [k\Omega]$ 일 때, BJT Q_1 은 활성영역(Active Mode)에서 동작한다.
- ④ $R_L = 2 [k\Omega]$ 일 때, BJT Q_1 은 활성영역(Active Mode)에서 동작한다.

14. MOSFET의 기생 커패시턴스(Parasitic Capacitance)가 시스템에 미치는 영향으로 가장 적절하지 않은 것은?

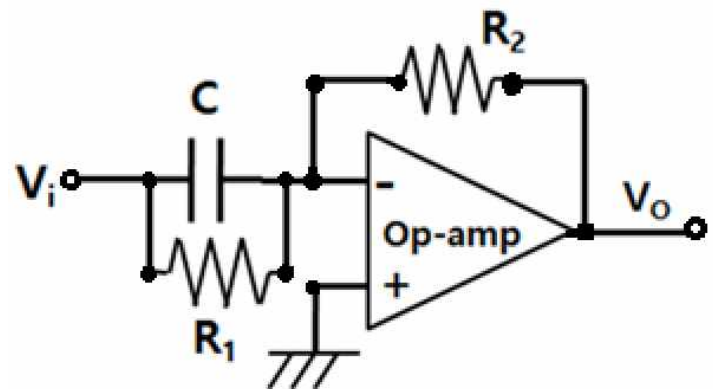
- ① 고주파 동작 시 이득을 감소시킨다.
- ② 동적 전력 소모의 원인이 된다.
- ③ 밀러 효과에 의해 입력 용량이 증폭되어 보일 수 있다.
- ④ 트랜지스터의 스위칭 속도를 무한히 빠르게 만든다.

15. 아래의 회로에서 입력 전압(V_I)가 다음과 같이 주어졌을 때, 출력 전압(V_O)으로 가장 적절한 것은? (단, 다이오드는 이상적이다)



- ①
- ②
- ③
- ④

16. 다음 연산증폭기를 이용한 회로에 대해 가장 적절하지 않은 것은?

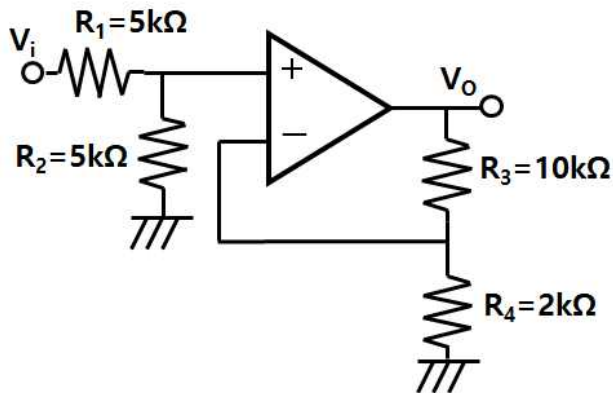


- ① 고대역 통과필터의 특성을 갖는다.
- ② 회로의 출력 임피던스는 이상적인 연산증폭기를 활용한 경우 $0 [\Omega]$ 이다.
- ③ $3dB$ 대역폭 : $\omega_{3dB} = \frac{1}{CR_1}$ 이다.
- ④ $A_V(\omega) = V_O / V_i = -\frac{R_1}{R_2}(1 + j\omega CR_1)$ 이다.

17. 노이즈 마진(Noise Margin)에 대한 설명으로 가장 적절한 것은?

- ① 회로의 동작 주파수를 결정하는 주요 인자이다.
- ② 논리 상태를 정확히 유지할 수 있는 최대 허용 잡음 전압을 의미한다.
- ③ 노이즈 마진이 작을수록 외부 간섭에 강해진다.
- ④ 게이트의 전력 소모량을 나타내는 지표이다.

18. 다음 연산증폭기를 이용한 회로에 대한 설명으로 가장 적절하지 않은 것은?



- ① 비반전 증폭기 회로이며 이득 $A_v = \frac{V_o}{V_i}$ 은 3이다.
- ② 출력 임피던스는 이상적인 연산증폭기를 사용할 경우 0 [Ω]이다.
- ③ 입력에서 바라본 입력 임피던스는 2.5 [kΩ]이다.
- ④ 연산증폭기 회로의 동작대역폭이 작아지면 이 회로의 동작대역폭도 같이 작아진다.

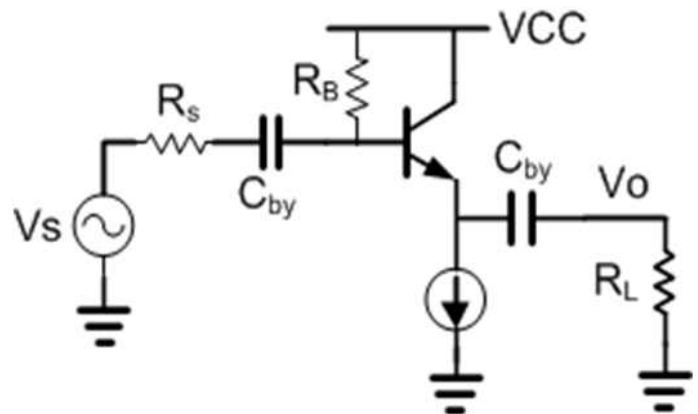
19. NMOS 트랜지스터의 문턱전압은 $V_{th} = 2 [V]$ 이고, $V_{GS} = 4 [V]$ 일 때, $I_{DS} = 10 [mA]$ 가 흘렀다. 이때 $V_{GS} = 5 [V]$ 로 증가시키면 전류 I_{DS} 로 가장 적절한 것은? (단, 트랜지스터는 포화영역에서 계속 동작하며 Early 효과는 무시한다)

- ① 15 [mA] ② 15.625 [mA]
- ③ 22.5 [mA] ④ 25 [mA]

20. 반도체 다이오드 및 트랜지스터 소자에 대한 설명으로 가장 적절하지 않은 것은?

- ① PN 다이오드는 P단자에 N단자보다 문턱 이상의 높은 전압을 인가하면 순방향 전류가 흐른다.
- ② 제너(Zener) 다이오드는 역방향 항복전압을 이용하여 일정한 전압에서 Clamping하는 특성이 있어 전원회로 전압조정 등에 사용된다.
- ③ NPN Bipolar 트랜지스터의 경우 전자가 다수 전류의 캐리어이며 활성모드(Active Mode)에서 증폭기 등으로 활용이 적합하다.
- ④ MOSFET의 경우 게이트에 전압을 인가해 전자를 모아 채널을 형성하면 PMOS, 정공을 모아 채널을 형성하면 NMOS 소자이다.

21. 다음 회로의 구조에 대해 가장 적절한 것은?



- ① 입력 임피던스가 $R_i \approx 1/r_e$ 로 일반적으로 작다.
- ② 에미터 축퇴된 공통에미터 증폭기이다.
- ③ 다른 공통 단자(에미터, 콜렉터, 베이스 등) 증폭기들과 비교해 가장 전압 이득이 높고, 출력임피던스가 작다.
- ④ 에미터 팔로워로서 보통 이득이 1에 가깝고 전압 버퍼증폭기로도 활용된다.

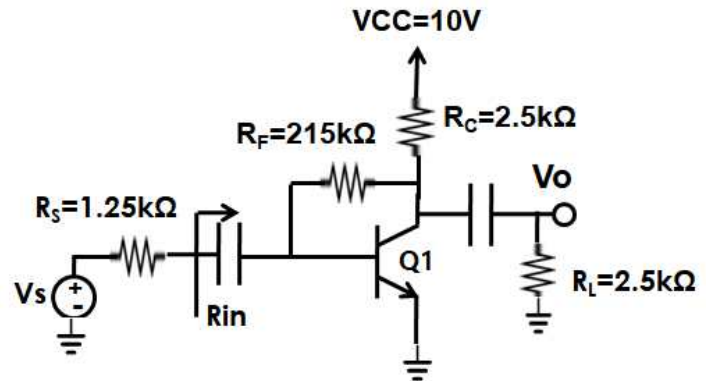
22. 증가형(Enhancement Mode) NMOS 트랜지스터에서 채널이 형성되기 위해 필요한 조건으로 적절하지 않은 것은?

- ① 게이트 전압에 의해 기판의 소수 캐리어가 표면으로 끌어당겨져야 한다.
- ② 게이트 전압은 문턱 전압보다 낮아야 한다.
- ③ 충분한 크기의 전계가 산화막을 통과하여 형성되어야 한다.
- ④ 기판과 소스 단자 사이의 전압은 문턱 전압에 영향을 줄 수 있다.

23. 부궤환(Negative Feedback)을 증폭기에 적용했을 때 나타나는 현상으로 가장 적절하지 않은 것은?

- ① 주파수 대역폭이 넓어진다.
- ② 전압 이득이 증가한다.
- ③ 비직선 왜곡이 감소한다.
- ④ 이득의 안정도가 향상된다.

24. BJT기반 저항 피드백 공통에미터 증폭기에서 Q_1 의 Collector 전류 I_C 로 가장 적절한 것은? (단, Early 효과는 무시하며, $\beta = 100$ 이고, 순방향 전압은 $0.7 [V]$ 이며 V_T 는 $25 [mV]$ 이다)



- ① $1 [mA]$
- ② $2 [mA]$
- ③ $2.5 [mA]$
- ④ $3 [mA]$

25. 궤환 증폭기의 감도(Sensitivity) 개선에 대한 설명으로 가장 적절한 것은?

- ① 루프 이득 $A\beta$ 가 클수록 감도는 나빠진다.
- ② 궤환 계수 β 가 변할 때 이득의 안정도가 가장 크게 향상된다.
- ③ 개루프 이득 A 가 변해도 폐루프 이득 A_f 의 변동폭이 $\frac{1}{(1+A\beta)}$ 배로 줄어든다.
- ④ 온도가 올라가면 부궤환(Negative Feedback)은 자동으로 정궤환(Positive Feedback)으로 바뀐다.